

情報センシングの研究開発動向

池辺将之^{†1}, 宮内 健^{†2}, 白髭大貴^{†3}, 安富啓太^{†4}, 佐藤 守^{†5}

1. まえがき

映像情報メディアのさまざまなシステムにおいて、その入力部にあたるカメラはシステム全体の品質を大きく左右する重要な技術である。カメラを構成する部品の中でも、像情報を時空間サンプリングし電気信号に変換するイメージセンサは、最も重要なデバイスである。現在、イメージセンサは、スマートフォンやデジタルカメラなどの電子機器に広く搭載されているが、車載やセキュリティ、IoTなどへの活用とともに、近年はAIにその活躍の場がさらに広がりつつある。本稿は、2023年度までのイメージセンサやカメラ等の画像情報のセンシング分野における技術進展を、情報センシング研究委員会の構成員が分担して記述したものである。以降、2章では高ダイナミックレンジ(HDR)を有するセンサについて、3章では近年進化が著しい単一光子検出(Single-Photon Avalanche Diode: SPAD)型イメージセンサについて、4章ではLidarや顔認証などのユーザインタフェースでも利用場面が増えている測距センサ、5章ではイメージセンサの進化の根底にある画素微細化・高機能化について、それぞれ説明する。

2. HDR センサ

従来のイメージング分野だけでなく、車載等センシング分野においてもハイダイナミックレンジ(HDR)の要求は底堅い。高柳(Brillnics)と黒田(東北大)は、HDR技術を非線形応答、線形応答・多重露光/単露光/サブサンプリング、ハイブリッドに分類した¹⁾。ここでは、近年のHDR動向をこの分類を基に述べる。

まず、線形応答・単露光で、フローティングディフュー

ジョン(FD)容量を切り替えて2回読み出しを行い、飽和のFD律則を打開するDual-コンバージョンゲイン(CG)技術が報告されている²⁾。この方式ではフォトダイオード(PD)飽和が最終的な飽和を決めるが、内田ら(ソニーセミコンダクタソリューションズ(SSS))は画素分離に用いるFull-Depth Deep-Trench Isolation(FDTI)の側壁に高濃度のPN接合を形成し、Vertical Transfer Gateを用いることで、大きなPD容量かつ良好な転送性能を実現した2.9 μm で97 dBのセンサを報告した³⁾。また同じく、FD容量を切り替えて、さらに露光時間中にPD飽和を超えてオーバフローした電荷も別容量に蓄積して信号として扱うLateral Overflow Integration Capacitor(LOFIC)技術がある⁴⁾。この方式ではPDではなく、FDとLOFIC容量で飽和が律則されるが、飽和拡大のために容量を大きくすると信号の繋ぎ点でのSignal-to-Noise Ratio(SNR)劣化が問題となる⁵⁾。藤原ら(東北大)は、高密度トレンチMOSを67fFと1.5pFの2段階のLOFIC容量に用いてオーバフロー電荷蓄積を行い、3段階のCG切り替えで繋ぎ点のSNR>35 dBを確保しつつ、16 μm で>120 dBのセンサを報告した⁶⁾。Innocentら(ON Semiconductor)は高密度トレンチMIMをLOFIC容量に用いた3段階のCG切り替えによって、繋ぎ点のSNR>25 dBを確保しつつ、2.1 μm で110 dB、さらに多重露光で150 dBの車載向けセンサを報告した⁷⁾⁸⁾。飯田ら(SSS)はLOFIC型のClear画素と、Clear/Green/Red/Gray画素を持つ“田口”画素と名付けた新規画素構成で、照度毎の用途に合わせて使用する画素信号を変えた3.0 μm 、106 dB(“口”画素)のセンサを報告した⁹⁾¹⁰⁾。Yooら(Samsung)はLOFIC技術に加えて、大小二つの感度差を有するPDを用いてDRを拡大するSplit-PD技術を用いて、2.1 μm で120 dBの車載センサを報告した¹¹⁾¹²⁾。さらに、Ohら(Samsung)は同方式でDRAM技術をLOFIC容量に用いて280fFの容量を2.1 μm の画素内に形成し、DRを150 dBまで拡大したセンサを報告した¹³⁾。Guyaderら(STMicroelectronics/Univ. Grenoble Alpes)は、Photogate構造で電子と正孔どちらも読み出して、電子を大容量のCapacitive DTIの反転層に蓄積することで飽和を拡大した、1.4 μm で106 dBのセンサを報告した¹⁴⁾。

†1 北海道大学

†2 ブリルニクスジャパン株式会社/東北大学

†3 キヤノン株式会社

†4 静岡大学

†5 ソニーセミコンダクタソリューションズ株式会社

"Information Sensing" by Masayuki Ikebe (Hokkaido University, Hokkaido), Ken Miyachi (Brillnics Japan, Inc., Tokyo/Tohoku University, Sendai), Daiki Shirahige (Canon Inc., Kanagawa), Keita Yasutomi (Shizuoka University, Shizuoka), and Mamoru Sato (Sony Semiconductor Solutions, Corp., Atsugi)

次に非線形応答のTime-To-Saturation (TTS) 技術も複数報告されている。TTSは蓄積ノードの電位が露光時間中の電荷蓄積で低下して、ある閾値に到達するまでの時間計測を画素毎に配置したコンパレータにより行い、実際の露光時間終了時の想定蓄積電荷数を割り出して飽和拡大する手法である。Rüediら (CSEM) は高照度をTTSで、低照度を非線形Ramp比較で読み出す方式で、6.3 μm で120 dBのセンサを報告した¹⁵⁾。Kimら (Yonsei Univ.) はTTS閾値にRamp信号を用いて、10 μm で92 dBのセンサを報告した¹⁶⁾。池野ら (Brillnics/Meta) は高照度をTTSで、低照度をLOFICで読み出すTriple-Quantization (3Q) 方式で、4.6 μm で127 dBのセンサを報告した^{17) 18)}。また磯崎ら (Brillnics/Meta) は同センサで高照度を非線形コードTTSで、低照度を線形Ramp比較で読み出すシームレスな駆動で、110 dBのDRかつ3Q動作より繋ぎ点SNR劣化が改善できたことを報告した¹⁹⁾。さらにChenら (Meta/Brillnics) は可視/近赤外光画像を同一フレームで取得可能な、3Qで読み出すMono画素と、一般的な4T Correlated Double Sampling (CDS) 動作で読み出すNIR画素を併せ持つSuper-pixel構造で、3.96 μm で124 dB (Mono画素)のセンサを報告した²⁰⁾。

線形応答・サブサンプリングのSingle Photon Avalanche Diode (SPAD) によるHDRセンサ^{21) 22)}も報告されている。SPADセンサについては3章で述べる。

他にもグローバルシャッターセンサにDual-CGやLOFICを適用した事例^{23) ~ 25)}、対数圧縮とDual-CG²⁶⁾、Ramp-TTSと4T CDS読み出し²⁷⁾のハイブリッド型も報告されている。

以上の通り、各社違ったアプローチでのHDR化が報告されており、近年のキーワードはDual-CG, LOFIC, Split-PD, TTS, SPADかつハイブリッドと言える。今後も各用途に合わせた最適な方式でHDR化が行われていくものと予測される。

3. SPAD センサ

近年、光の最小単位である「光子(フォトン)」を検出することができる、Single-Photon Avalanche Diode (SPAD) と呼ばれる受光素子技術に注目が集まっている。この技術は大きく分けて二つの特徴がある。一つは単一光子の検出を実現する高感度性能である。これはSPAD特有の高い信号増倍利得により得られるSN比に起因しており、低照度環境下でのイメージング応用に向けて研究開発が進められている。もう一つはピコ秒レベルの分解能で光の検出を実現する高速応答性能である。SPADは微弱な信号を極めて高速に増倍させることが可能であり、光源から照射した光が被写体に反射して戻ってくるまでの時間を計測することができる。これを利用して被写体まで距離を測距するTime-of-Flight (ToF) 技術が開発されている。イメージングとToF測距どちらの用途においても、高解像度化やセンサの小型化を目的として画素の微細化とそれに伴うトレードオ

フの克服がここ2年間で活発に行われている。

IEDM 2022では、Shimada (SSS) らから画素サイズ3.3 μm 、3.0 μm 、2.5 μm という3種の画素について報告がなされた²⁸⁾。ギャップレス On-Chip Lens (OCL) と電界を考慮した画素レイアウトの最適化により、画素サイズ2.5 μm という微細画素ながら波長940 nmのPDEは20.4%を達成した。ISSW 2022やIISW 2023ではOgi (SSS) らより、画素微細化を目的としたEmbedded Metal Contactと呼ばれる構造を採用したSPADが報告された^{29) 30)}。画素の微細化に伴いアノードとカソードが接近することで生じるエッジブレイクダウンを抑制するために、アノードコンタクトをシリコン基板中に埋め込んだ構造としており、画素の微細化に適した構造として報告されている。一方でSPAD画素の微細化に伴い課題となるのが感度の低下である。VLSI 2023ではFujisaki (SSS) らにより、光が入射される裏面側だけでなく、その反対側の表面側にも回折構造を設けることにより、画素サイズ6.0 μm において波長940 nmのPDEを36.6%達成している³¹⁾。また、同学会においてPark (KIST: Korea Institute of Science and Technology) らからアバランシェ増倍領域の電界を最適化させた新設計により画素サイズ11 μm において波長905 nmのPhoton Detection Probability (PDP) を60%にまで改善させる報告があった³²⁾。

以上に述べた通り、ここ2年間でSPAD画素の微細化は大きく進み、微細化に伴う感度低下などに対する改善策も活発に検討されている。今後、更なる研究開発によりイメージングおよびToF測距用途における実用化への発展が期待される。

4. iToF 距離イメージセンサ

ToF距離イメージセンサは、モバイル端末、AR/MR向けの装置、車載向けのLiDARなど民生用・産業用ともに広く展開され始めている。ここでは、多画素化に優位性を持つ間接型ToF (iToF) センサについて、IISW2023を中心に最近の動向を述べる。

iToFの距離イメージングでは、複数(2~8枚)のサブフレームでの撮像を基に距離を算出する。この数は画素内のタップ数に依存するが、一般的な2タップでは最低でも二つの異なる位相情報を持つサブフレームが必要となる。例えば、タップ間のミスマッチを解消するためにゲートのスイッチングが行われるが、サブフレーム数が2倍必要となる。Yorikadoら (Sony) は、3 μm 2タップVGAのセンサを報告し、デバイス自体の改善(ゲート駆動のマッチング・ストレージからの完全転送)によってタップ間ミスマッチを抑制し、サブフレームを増やすことなく距離撮像できることを報告した³³⁾。また、縦型転送ゲートで、1.2 Vの低い電圧での変調による低消費電力化が実現されている。Shinら (Samsung)、従来のソフトウェアベースの深度計算は消費電力・レイテンシなどに課題があることを指

摘され、センサ上での深度計算を可能にする組み込み深度処理ユニット(eDPU)を有するiToFセンサが報告された³⁴⁾。eDPUは28 nmプロセスによるチップが積層されており、ソフトウェアベースに比べ、消費電力を大幅に削減(最大90%)した。

画素内のS/Hキャパシタを利用してCDSおよび複数のサブフレームの情報を記憶させるiToFセンサの報告があった³⁴⁾³⁵⁾。Tadmorら(onsemi)からは、3.5 μm 1.2 M画素のiToFセンサが報告され、画素内スタック技術を用いずに4画素共有で16個の高密度MiMキャパシタに信号を蓄積し、画素内CDSおよび四つの位相の信号を蓄積可能とし、フレームバッファを削減している³⁶⁾。

屋外用途・中距離(数10 m)での利用に向けた開発も進められている。TOPPAN(発表時:凸版印刷・ブルックマンテクノロジー)および静岡大学から、110 nm BSIプロセスで製造された4タップVGAのiToFイメージセンサが報告された³⁷⁾。短パルスと複数回ゾーン判定によるハイブリットToF手法により、0.6%の距離分解能での測距を可能としている。また、IISW2023にて、静岡大学から110 nm FSIプロセスでのVGA、4-tapのiToFイメージセンサが報告され、サブフレーム間演算によるハイブリットToF計測と、ゲートのスイッチングによりタップ間のミスマッチの補正技術が報告されている³⁸⁾。

5. 画素の微細化・高機能化

これまでの画素の微細化競争は、CMOSイメージセンサ(CIS)市場においてモバイル端末向けが過半を占める背景³⁹⁾にあり、現在では200メガピクセルのカメラ搭載のスマートフォンも商品化されている。画素の微細化は、フォトダイオード(PD)受光面積とソースフォロワトランジスタ(SF Tr.)のサイズが制約されるため、感度・飽和電子数(FWC: Full Well Capacity)・ランダムノイズ(RN)といった特性とトレードオフである。さらに、高精度な位相差検出オートフォーカス(PDAF: Phase Detection Auto Focus)や、画素ビニングによる高感度撮影モードをサポートする機能性も要求される。

Samsungは0.6 μm \square 画素でDual VTG (Vertical transfer gate)で転送能力を改善し、これまでのSingle VTGよりPDポテンシャルを深くすることでFWC 10,000e⁻まで拡大し、RN 1.5e⁻rmsを維持した⁴⁰⁾。同社は、0.56 μm \square 画素2 \times 2 OCL (On Chip Lens)で、FWC 4,700e⁻・RN 1.6e⁻rmsの特性を報告した⁴¹⁾。2 \times 2画素中央部のDTIをカットする構造により感度を14%向上し、同時にフローティングディフュージョン(FD)配線容量を低減し、低照度シーンでのAF性能を向上した。OmniVisionは、0.56 μm \square 画素2 \times 2 OCLにおいて、FWC 5,500e⁻・RN 1.6e⁻rmsの特性を報告した⁴²⁾。4 \times 4同色カラーフィルタ配列を採用し、200メガピクセルの高解像度モードから、4 \times 4画素ビニン

グによる高感度モード(12.5メガピクセル)ではFWC 72,000e⁻にも対応する。FD共有単位で二つの行選択トランジスタで読出し垂直信号線を選択でき、画素ビニング時の高速読出しを実現した。

現行構造での微細化は感度・飽和電子数の維持に限界が近づいてきており、PDと画素トランジスタを異なるSi層に作成してPD面積を拡大する2層トランジスタ画素積層構造(2-Layer pixel)のアプローチも注目されている。ソニーセミコンダクタソリューションズは、1.0 μm \square Dual-PD画素にSiO₂のFTI (Full Trench Isolation)を採用して感度を19%向上し、FWC 12,000e⁻を達成した⁴³⁾。さらに0.6 μm \square 画素では、実効チャンネル幅の大きいFin構造SF Tr.を採用とFDサブローカル接続を埋め込み型にすることでノイズを改善し、FWC 8,000e⁻・RN 0.99e⁻rmsを達成した⁴⁴⁾。対して、SamsungはPDのSi層に配線層を形成して画素トランジスタSi層と1 μm ピッチのCu-Cu接合で積層し、2023年末時点で世界最小画素ピッチ0.5 μm \square でFWC 6,000e⁻を実現した⁴⁵⁾。DeepコンタクトがFDノードのみになるためSF Tr.の面積を確保でき、ランダムテレグラフノイズを85%改善した。本構造はFD容量が増大するデメリットがあったが、Deepコンタクトの寄生容量を対SF Tr.“ソース”ノードとすることでミラー効果により変換効率低下を抑え、RNを25%改善した。

近年のAI画像処理技術の急激な進歩も相まって、高解像度より、むしろ大判化で感度やダイナミックレンジを重視したCISを採用するケースも増えている。いよいよ光学系の解像限界に近づき、画素微細化は鈍化していくのだろうか。この先どのような技術が主流になるか、また画素微細化がどこまで進むのか注目しつつ、さらなる発展を期待する。

(2024年2月21日受付)

〔文 献〕

- 1) I. Takayanagi and R. Kuroda, IEEE Tran. Elec. Dev., **69**, 6, pp.2815-2823 (2022)
- 2) X. Wang et al., IISW, 10-05 (2015)
- 3) T. Uchida et al., IEDM, pp.649-652 (2021)
- 4) S. Sugawa et al., ISSCC, pp.352-353 (2005)
- 5) N. Akahane et al., IEEE Tran. Elec. Dev., **56**, 11, pp.2429-2435 (2009)
- 6) Y. Fujihara et al., IEEE Tran. Elec. Dev., **68**, 1, pp.152-157 (2021)
- 7) M. Innocent et al., IEDM, pp.645-648 (2021)
- 8) M. Innocent et al., IISW, R4.2 (2023)
- 9) S. Iida et al., IISW, R4.1 (2023)
- 10) S. Iida et al., MDPI Sensors, **23**, 21, 8998 (2023)
- 11) D. Yoo et al., IISW, R4.3 (2023)
- 12) D. Yoo et al., MDPI Sensors, **23**, 22, 9150 (2023)
- 13) Y. Oh et al., IEDM, pp.910-913 (2022)
- 14) F. Guyader et al., IEDM, pp.898-901 (2022)
- 15) P.-F. R. edi et al., VLSI, C22-1 (2023)
- 16) S. Kim et al., ISSCC, pp.106-107 (2022)
- 17) R. Ikeno et al., IEEE Tran. Elec. Dev., **69**, 6, pp.2943-2950 (2022)
- 18) R. Ikeno et al., IISW, P44 (2023)
- 19) T. Isozaki et al., IISW, R4.4 (2023)
- 20) S. Chen et al., VLSI, JFS3-2 (2023)
- 21) B. Park et al., ISSCC, pp.100-101 (2023)

- 22) Y. Ota et al., ISSCC, pp.94-95 (2022)
- 23) Y. Sawai et al., IISW, R51 (2021)
- 24) K. Miyauchi et al., ITE Tran. MTA, 10, 4, pp.234-242 (2022)
- 25) B. Cremers et al., IISW, R4.5 (2023)
- 26) S. Lou et al., IEEE Tran. Elec. Dev., 70, 9, pp.4719-4724 (2023)
- 27) K. Mori et al., IEEE Tran. Elec. Dev., 69, 9, pp.2957-2964 (2022)
- 28) S. Shimada et al., IEDM, pp.894-897 (2022)
- 29) J. Ogi et al., IISW, p. R8.1 (2023)
- 30) J. Ogi et al., MDPI Sensors, 23, 21, 8906 (2023)
- 31) Y. Fujisaki et al., VLSI, JFS2-2 (2023)
- 32) E. Park et al., VLSI, JFS3-3 (2023)
- 33) Y. Yorikado et al., IISW, pp.226-229 (2023)
- 34) S.-C. Shin et al., IISW, pp.230-233 (2023)
- 35) E. Tadmor et al., IISW, pp.214-217 (2023)
- 36) C.-C. Kuo et al., IISW, pp.210-213 (2023)
- 37) K. Hatakeyama et al., IEEE JSSC, 58, 4, pp. 1-10 (2023)
- 38) K. Mars et al., IISW, pp.222-229 (2023)
- 39) <https://www.counterpointresearch.com/insights/global-cis-market-revenue-reach-21-9-billion-2022/>
- 40) Jungbin Yun, et al., VLSI, pp.351-352 (2022)
- 41) Sungsoo Choi, et al., IISW, R1.3 (2023)
- 42) Chun Yung Ai, et al., IISW, R1.4 (2023)
- 43) K. Zaitzu, et al., VLSI pp.286-287 (2022)
- 44) Masataka Sugimoto, et al., IISW, R1.2 (2023)
- 45) Gwi-Deok Ryan Lee, et al., IEDM, 40-1 (2023)



池辺 将之 2000年、北海道大学電子情報工学専攻博士課程修了。現在、北海道大学量子集積エレクトロニクス研究センター教授。CMOSイメージセンサとAIを含む画像処理システム、医療用センシングシステムの研究に従事。博士(工学)。正会員。



宮内 健 2014年、東北大学大学院工学研究科技術社会システム専攻修士課程修了。同年、日産自動車(株)入社。2017年、プリニクスジャパン(株)入社。以来、主にハイダイナミックレンジ、グローバルシャッタCMOSイメージセンサの研究開発に従事。2022年より、東北大学大学院工学研究科電子工学専攻博士課程に在籍中。正会員。



白髭 大貴 2019年、奈良先端科学技術大学院大学物質創成科学研究科修士課程修了。同年、キャノン(株)入社。以来、CMOSイメージセンサおよびSPADセンサの設計、研究開発に従事。正会員。



安富 啓太 2011年、静岡大学大学院博士課程修了。現在、同大学電子工学研究所・学術院工学領域准教授。Time-of-Flight距離イメージセンサ、時間分解イメージセンサの開発に従事。2015年、本学会鈴木記念奨励賞受賞。博士(工学)。正会員。



佐藤 守 2010年、慶應義塾大学大学院理工学研究科修士課程修了。同年、ソニー(株)入社。現在、ソニーセミコンダクタソリューションズ(株)にて、CMOSイメージセンサの研究開発に従事。正会員。