

## マルチメディアストレージの研究動向

木下延博<sup>†1</sup>, 加藤大典<sup>†1</sup>, 吉村 哲<sup>†2</sup>, 武者敦史<sup>†3</sup>, 本間 聡<sup>†4</sup>

## 1. まえがき

世界で生み出されるデジタルデータ量は年々増加を続けており、2025年には180ゼタバイト(ZB, 1ZB = 10億TB)に達すると言われている。その背景として、人工知能(AI: Artificial Intelligence)技術の進展、モノのインターネット(IoT: Internet of Things)やクラウドコンピューティングの普及、ソーシャルメディアへの映像コンテンツ投稿など映像情報全体の市場規模拡大、といった要因が挙げられる。特にAI分野については、2022年に発表された対話型AIであるChatGPTを契機に、テキスト文、画像、音声、映像などを新たに生み出す「生成AI」を用いたサービスが急速に拡大した。さらに最近では、AIが目的に応じて自律的に仕事を進める「AIエージェント」も注目され始めている<sup>1)</sup>。また、クラウド上ではなく、ユーザーに近い位置にある端末でAI処理を実行する「エッジAI」も注目を集めつつある<sup>2)</sup>。総務省の令和6年版情報通信白書によれば、世界のデータセンタシステムの市場規模(支出額)は近年増加傾向で推移しており、2023年に34.1兆円(前年比14.4%増)となり、2024年には36.7兆円まで拡大するとされている<sup>3)</sup>。

このような背景の中で、今後も増加し続けるデジタルデータを蓄積し、有効に活用していくためには、クラウド、エッジ問わず各種システム内でのストレージデバイスの役割が一層重要になると考えられ、その要求性能も超高速・大容量、小型・低消費電力化の一途を辿ると予測される。本稿では、各種ストレージの製品および研究開発について、ここ数年の動向を解説する。

(木下)

## 2. 固体メモリー

ここでは固体メモリーのうち、スタティックRAM(SRAM: Static Random Access Memory)、ダイナミックRAM(DRAM: Dynamic RAM)、フラッシュメモリー、ストレージクラスメモリー(SCM: Storage Class Memory)、磁気抵抗メモリー(MRAM: Magnetoresistive RAM)の動向について順に述べる。

## 2.1 SRAM・DRAM

SRAMやDRAMなどの半導体メモリーは集積回路の微細化により記録密度を向上してきたが、その微細化はいずれ限界を迎える。そこで、ダイ面に垂直な方向(縦方向)を有効に活用する取り組みが近年増えてきている。

SRAMのセルは複数のトランジスタからなるフリップフロップ回路で構成されており、論理回路と同じ微細化トレンドで進化してきた。近年では、p型トランジスタとn型トランジスタを縦方向に積層した構成のCFET(Complementary Field-effect Transistor)の研究開発が進められている<sup>4)</sup>。従来よりも高い集積度と省電力化の実現が可能で、FinFET(Fin Field-effect Transistor)やGAAFET(Gate All Around Field-effect Transistor)に続くトランジスタ構成として、2030年以降に1nm以下のプロセスノードで実現が期待されており、Intel社、Samsung Electronics社、TSMC社、imecなどが最近の国際学会でCFETに関する研究成果を発表している<sup>5)</sup>。

DRAMは、近年のAIサーバ向けGPUにおける高速なHBM(High Bandwidth Memory)用途として、生成AIの学習などで需要が高まり、市場が急速に拡大している。HBMは、垂直方向のダイ積層および層を縦に貫通する高密度配線によりバス本数増加と転送速度向上を実現している。Micron Technology社、SK hynix社、Samsung Electronics社のHBM3型DRAMは12枚のダイを積層することで36GBを実現し、2024年に量産開始した<sup>6)~8)</sup>。全体の帯域幅で毎秒1.2TB(1.2TB/s)を超える。DRAMにおいても、チャンネルを垂直に立てる縦型トランジスタ、さらにはトランジスタを縦方向に多数積層することで多層化する3D DRAMといった研究が進んでおり<sup>9)</sup>、高密度化と低コスト化が可能

†1 NHK 放送技術研究所

†2 秋田大学 大学院理工学研究科

†3 富士フイルム株式会社 アドバンストファンクショナルマテリアルズ開発センター

†4 山梨大学 大学院総合研究部 工学域

"Trend of Data Storage Device and Technology" by Nobuhiro Kinoshita and Daisuke Kato (Science & Technology Research Laboratories, NHK, Tokyo), Satoru Yoshimura (Graduate School of Engineering Science, Akita University, Akita), Atsushi Musha (Advanced Functional Materials Development Center, FUJIFILM Corporation, Kanagawa) and Satoshi Homma (Graduate Faculty of Interdisciplinary Research, University of Yamanashi, Yamanashi)

とされ、2030年以降の実用化が期待されている。

より低消費電力のDRAMを目指し、キオクシア社は酸化物半導体(InGaZnO)トランジスタをセルに採用した「OCTRAM」を2024年の国際学会IEDMで発表した<sup>10)</sup>。4F<sup>2</sup>レイアウトが可能となるため、従来のシリコントランジスタを用いた6F<sup>2</sup>レイアウトに比べ大容量化が可能になる。また、高いオン電流と非常に低いオフ電流が実現できるため、低消費電力化が期待できる。

## 2.2 NAND型フラッシュメモリー

否定論理積(NAND: Not AND)型フラッシュメモリーは、集積回路の微細化だけではなく多値化と多層化を早期から積極的に推し進めることにより、記録密度を向上してきた。主要なメーカーは競合先と競うように層数向上を進めている。

キオクシア社とWestern Digital社は2023年3月に、セルあたり8値・3bit記録(TLC: Triple-Level Cell)や16値・4bit記録(QLC: Quad-Level Cell)で218層とし、前世代(第8世代)より転送速度を60%、記録密度を50%以上向上したフラッシュメモリーを発表した<sup>11)</sup>。さらに2024年7月、Micron Technology社は積層数を276層とし、TLCを採用したデータ転送速度3.6 GB/sの第9世代NANDを量産開始した<sup>12)</sup>。データ転送は現在出荷されているものに比べ50%高速である。また、競合のSamsung Electronics社は2024年9月、TLCに加えQLCによる286層のNANDの量産を始めたと発表した<sup>13)</sup>。さらに、SK hynix社は2024年11月に321層の量産を開始している<sup>14)</sup>。今後も多層化は続くともみられ、将来1,000層に達すると予想されている<sup>15)</sup>。

多値化については、研究レベルとして5~8bit/セルの方式が検討されているが<sup>16)</sup>、極低温環境での実証に留まるなど、まだ課題は多いようである。QLCを越える技術として「Harf Bit technology」と呼ばれる手法も報告されており、12値の閾値電圧を持つメモリーセル2個をペアとして7ビット(1セルあたり3.5bit)を記憶することで、高信頼性と高性能を低コストで確保できる現実的なアプローチとして提案されている<sup>17)</sup>。また、SK hynix社は2024年の国際学会IEDMで、FeFET(Ferroelectric Field-effect Transistor, 強誘電体トランジスタ)による3D FeNANDを発表した<sup>18)</sup>。アナログ積和演算用途ではあるが、ゲートの界面トラップ密度を制御することにより、8bit/セルで高い精度(87.8%)を確認している。

## 2.3 SCM

DRAMとNAND型フラッシュメモリーの性能差を縮めるメモリーがSCMであり、DRAMに比べて大容量かつ、電源OFF時もデータを保持できる不揮発性メモリーであり、AIサーバ向けなどで市場が広がると考えられる。

Intel社とMicron Technology社は、共同で開発した相変化メモリー(PRAM: Phase change Random Access Memory)技術「3D Xpoint」によって「Optane」を製品化した。一方、キオクシア社は「XL-FLASH」と呼ぶNAND型フ

ラッシュメモリーベースのSCMを提供開始しており、並列動作のプレーン数を増加させるとともに、多値ではなく敢えて2値・1bit記録(SLC: Single-Level Cell)を採用するなどにより高速化している<sup>19)</sup>。その他に、強誘電体メモリー(FeRAM: Ferroelectric RAM)や<sup>20)</sup>、抵抗変化型メモリー(ReRAM: Resistive RAM)、後述する磁気抵抗メモリー(MRAM: Magnetoresistive RAM)などを候補とした研究開発が進んでいる。(木下)

## 2.4 MRAM

IoTやエッジコンピューティング技術の進展にはデータの書込みと読出しを担うメモリーデバイスのさらなる省電力化と高速化が望まれている。その中で、データの書込みは磁石の磁化方向を、読出しは磁石の磁化方向に依存して変化する抵抗変化を利用したMRAMは、不揮発性メモリーながら高速なデータ転送が可能のため大きな期待が寄せられている。

1990年代より開発が始まったMRAMは、スピン注入磁化反転を利用したメモリー(STT-MRAM: Spin Transfer Torque MRAM)を中心に研究が進められてきた。近年では、次世代MRAM技術としてスピン軌道トルクを利用したメモリー(SOT-MRAM: Spin Orbit Torque MRAM)、電圧磁気異方性制御(VCMA: Voltage-controlled Magnetic Anisotropy)を利用して情報を記録する電圧駆動型メモリー(VC-MRAM: Voltage-controlled MRAM)も盛んに報告されている。

まず、STT-MRAMの現況から報告する。STT-MRAMはメモリーセル面積を小さくするのに有利な構造であり、磁気トンネル接合(MTJ: Magnetic Tunnel Junction)素子における自由層の磁化方向で情報を記録する2端子素子の構成をとっている。MRAM分野においてSTT-MRAMの開発は先行しており、Everspin Technologies社、Avalanche Technology社、Samsung Electronics社などが製品化している<sup>21)</sup>。例えばEverspin Technologies社は高密度化と大容量化を進め、垂直磁化膜を利用した記録容量1 GbitのSTT-MRAMチップがすでに市販され、0℃~85℃の温度範囲において、駆動電圧1.2 V、動作クロック667 MHz、書換え可能回数は $1 \times 10^{10}$ 回とされる。印加電圧、書込み時間、書換え可能回数は、いずれもDRAM並の高い性能を持つだけでなく、データ保持期間10年以上などのスペックを持つ<sup>22)</sup>。また、マイクロコントローラ(マイコン)やチップに埋め込まれる混載MRAM(eMRAM: embedded MRAM)も製品化されており、2019年にSamsung Electronics社から28 nmのCMOSプロセスを用いたeMRAMが市販され、-40℃~125℃の動作温度範囲で、書換え可能回数は $1 \times 10^6$ 回とされる<sup>23)</sup>。さらに、NXP Semiconductors社とTSMC社は16 nm FinFETプロセスを用いた車載向けeMRAMを共同開発中で、2025年初頭に初期製品のサンプル出荷を始める予定としている<sup>24)</sup>。

STT-MRAMの研究開発については、2023年、キオクシ

ア社とSK hynix社は共同でクロスポイント構造の64 Gbitの大容量MRAMを開発した<sup>25)</sup>。従来、セルの微細化に伴うメモリーの信頼性低下が課題であったが、セル選択素子の過渡応答を活用した新たな読出し方式と読出し回路の寄生容量低減により解決し、セルハーフピッチ20.5 nmの微細な素子において書込みと読出し動作の報告がなされた。膨大なデータを取り扱うAIやビッグデータ処理への応用に向けて、早期の実用化が期待される。

またキオクシア社は、第一原理計算と数値モデルを用いた見積もりから、MTJ素子で生じる特性劣化のメカニズムを解明した<sup>26)</sup>。報告によると磁性層/バリア層界面の酸素欠陥が重要な役割を果たしており、製膜時に発生する酸素欠陥が小さいほどMTJ素子の特性劣化を抑制できる。これはMRAMの信頼性向上に向けた重要な知見である。

eMRAMの研究開発も進められており、2024年、ルネサスエレクトロニクス社は22 nmプロセスで製造した10.8 MbitのeMRAMチップを試作した<sup>27)</sup>。eMRAMは従来のeFlashと比べてデジタル情報である0と1の状態間の電流差（読出しマージン）が小さいため高速な読出しが困難であった。報告では、メモリーセルの電流分布の把握と差動増幅器の調整を行い読出しマージンを拡張している。加えて、読出し回路の寄生容量を低減して読出し動作の高速化を図り、ランダム読出し時間4.2 nsを実証した。インタフェース回路を考慮しても200 MHzを超える周波数でランダム読出し動作が可能であり、MRAMを搭載するマイコンの高性能化が期待できる。

MRAMへの要求性能は、車載応用では高温下での長期データ保持性能が、AI/IoT用途では書込み・読出しの高速性や書換え耐性が重視されるなど、用途によって異なる。2024年、東北大は直径1桁nm領域の極微細MTJ素子において、記録層の膜厚やトンネルバリア層の積層回数を調整して界面異方性と形状異方性をそれぞれ制御する技術を報告した<sup>28)</sup>。この微細MTJ素子は最先端の1桁nm世代の半導体ロジックのデザインルールに適合でき、所望の性能を得ることができるため、今後のMRAM応用の展開が期待される。

続いて、SOT-MRAMの現況について報告する。STT-MRAMは、MTJ素子に直接電流を流して磁化方向を反転させてデジタル情報の書込みを行う。このため、大きな電流を流して高速書込みを行うとMTJ素子のトンネルバリア層がダメージを受け、書換え耐性が劣化する課題がある。これを解決する方法として、SOT-MRAMの研究が進められている。SOT-MRAMはMTJ素子と配線材料である重金属薄膜を接合した基本構造を持ち、重金属層内のスピンホール効果で発生させた偏極スピン流のスピン軌道トルクによって記憶セルの磁化反転を行う3端子素子構造である。SOT-MRAMでは書込み電流がトンネルバリア層を透過しない構造をとるため、大電流を印加でき、高速な書込み、読出しが可能になる。一方で、SOT-MRAMの実用化

に向けた課題の一つに書込み動作の省電力化が挙げられる。これには少ない電流で大きなスピン流を生成できる配線材料の開発が必要であり、重金属やトポロジカル絶縁体などさまざまな材料の研究が進められている<sup>29)</sup>。2023年に、産業技術総合研究所はスピン流を高効率に生成できる配線材料としてアモルファスW-Ta-B合金を開発した<sup>30)</sup>。従来は困難であった、半導体チップ製造に不可欠な耐熱性能と書込み動作の省電力化を両立できる有用な材料である。

SOT-MRAMチップ試作状況については、2020年に東北大が世界初の4KBのSOT-MRAMチップ動作を実証した<sup>31)</sup>。2023年に、ITRIとTSMC社は4KbitのSOT-MRAMチップを共同で試作し、10 nsの高速な書込み動作を報告している<sup>32)</sup>。同じく2023年に、imecはVCMAを利用して書込み電流を低減する構造のVoltage-Gated SOT-MRAMチップを試作し、100 fJ/bitの低エネルギーでの書込み動作を報告している<sup>33)</sup>。

最後に、VC-MRAMの現況について報告する。VC-MRAMは磁性体表面に電界を印加するとその磁気異方性が変化するVCMAを利用しており、外部磁界を印加した状態で磁気モーメントの歳差運動の周期に合わせた時間幅の高速パルス電圧を印加することでMTJ素子の自由層の磁化方向を制御してデジタル情報の書込みを行う<sup>34)</sup>。2023年、ITRIとUCLAは共同で世界初のVC-MRAMチップを試作し、印加電圧1.8 Vで書込み時間0.7 ns、書換え可能回数は $1 \times 10^{11}$ 回以上を実証した<sup>35)</sup>。VC-MRAMは超低消費電力で高速動作が可能なることから、今後の進展が期待される。

今後、AI、IoT、5Gなどの新技術分野でMRAMの応用が進み、技術革新と持続可能な社会の実現に大きく貢献することを期待したい。

(加藤)

### 3. 磁気記録

#### 3.1 ハードディスクドライブ

ハードディスクドライブ(HDD: Hard Disk Drive)は、従来、主にパソコン向けのストレージデバイスとして出荷台数を増やして来た。しかしながら近年、パソコンはモバイル型が主流になってきたことで、衝撃耐性・重量・記録再生速度、の観点から、SSD(Solid State Drive)がストレージデバイスとして使用される傾向にある。ただし、最大の容量・容量あたりの価格・記録再生性能の維持、に関してはHDDにはSSDに対して大きな優位性がある。例えば容量に関しては、HDDの場合は30 TB(後述)を超える製品が存在するが、SSDでは8 TBが最大である。GB単価に関しては、容量の大きな製品の場合、HDDでは1セント程度であるが、SSDでは10セント程度である。大きな容量・容量あたりの価格の安さ・安定な記録再生性能、を有するストレージデバイスが必要とされているのはデータセンタであることから、近年、HDDの主たる製品はデータセンタで使用されるニアライン向けとなっている。

IoTの普及、クラウドサービスの加速、が顕著な今日、

世界のデータ生成量は増大し続けており、これらのデータの多くはデータセンタ内のHDDで保管されている。その量は、2023年の時点に対して2028年にはその3倍程度になると予想されている。これが、容量とコストのバランスに優れたニアライン向けHDDがデータセンタで使用される所以であり、需要が継続的に伸び続けることが確実視されている。

これに加えて最近、AIの発展が目覚ましい。「AIデータは、ソースデータの収集からモデルのトレーニング、コンテンツの生成・保存、データの保護・再利用を繰り返し、循環のサイクルで流れ続ける。この中でAIの可能性をより高めていくためには、ストレージの技術は欠かせない」ことから、膨大なデータを保存するストレージデバイスの重要性がさらに高まっており、世界各地でデータセンタの建設ラッシュが進んでいる<sup>36)</sup>。そしてそれに伴い最近、ニアライン用のHDDの需要が急増しており<sup>37)</sup>、併せてHDDの主要部品の生産・売上も増大している。例えば、磁気ヘッドでは、世界トップメーカーであるTDK社が生産体制の強化を図る<sup>38)</sup>、ガラス製基板では、シェア100%のHOYA社が利益を伸ばす<sup>39)</sup>、サスペンション(精密ばね)では、世界シェア約5割を誇るニッパツ社が生産能力の増強を図る<sup>40)</sup>、小型精密モータでは、世界首位のニデック社が過去最高の営業益を記録<sup>41)</sup>、などの動きがある。

以下、そのデータセンタで使用されるニアライン向けHDDの製品および技術動向を中心に述べる。

#### (1) 製品動向

20 TB程度のHDDの場合、Seagate社、Western Digital社、東芝社、いずれにおいても、通常の垂直磁気記録(PMR: Perpendicular Magnetic Recording)方式か、瓦記録(SMR: Shingled Magnetic Recording)方式であった。SMR方式は、デジタル情報を記録する(記録ビットの磁化方向を上もしくは下に向ける)際に、屋根に瓦を葺くように、以前(ディスクの1回転前)に記録したビットの一部に重ねてデジタル情報を記録し、磁気記録ヘッドの幅を狭めることなく、トラック(ディスクに対する磁気記録ヘッドの進行方向に対して垂直の方向の)幅を狭めて記録密度を増大させる方法である。そして当時、これらの方式に対する次世代方式として、熱アシスト記録(HAMR: Heat Assisted Magnetic Recording)方式やマイクロ波アシスト記録(MAMR: Microwave Assisted Magnetic Recording)方式などのエネルギーアシスト記録方式が検討されていた。記録ビットを構成するナノメートルスケールの微細な磁性粒の磁化方向が、室温の熱エネルギーにより擾乱(変化)しないようにするために極めて大きな保磁力(磁気異方性エネルギー)を有する磁性材料薄膜を用いる必要があるが、その場合、通常の磁気記録ヘッドではデジタル情報を記録することができなくなる。それを可能にする方法がエネルギーアシスト記録方式である。HAMR方式は、記録したい領域に局所的に磁性薄膜のキュリー温度近

くの熱を加え、その部分の磁性薄膜の保磁力を減少させることで、極端に大きくすることができない磁気記録ヘッドからの磁界でも容易にその部分だけ磁化反転させる手法である。MAMR方式は、記録したい領域に局所的に磁性薄膜の強磁性共鳴周波数のマイクロ波磁界を照射し、その部分の磁性薄膜に磁化振動を励起させて保磁力を減少させることで、極端に大きくすることができない磁気記録ヘッドからの磁界でも容易にその部分だけ磁化反転させる手法である。そして現在、これらの方式を用いたHDDが、出荷・発売・製品実証されている。

Seagate社は、2025年1月、容量30TB超のHDD「Mozaic 3+」を発表した<sup>42)</sup>。1プラッタ(ハードディスク1枚)あたりの容量は3TB、1TBあたりの消費電力は0.35W/TB、など、3~4年前の同社の製品に対して容量は2倍、消費電力は40%削減、が実現されている。本HDDにはHAMR方式が使用されており、記録ヘッドには、10~20nm単位の小さな領域を加熱できるナノフォトニックレーザを搭載しており、加熱と冷却を2ns以内で行うことができる。

Western Digital社は、2024年2月、データセンタ向けのHDD「WD Gold」24TBモデルを発売した<sup>43)</sup>。また、2024年10月、高信頼性を実現するエネルギーアシスト記録技術を採用した、エンタープライズ向け(法人向け)のHDDを出荷開始した<sup>44)</sup>。本HDDは、世界最大容量をうたう32TBを実現しており、アイドル時の消費電力も5.5Wと低く抑えられていることも特長としている。

東芝社は、2024年5月、HAMR方式、MAMR方式、それぞれを用いて、ディスク径3.5インチ型のニアライン用HDDとして、30TB超の記憶容量の実証に成功した<sup>45)</sup>。

これまで研究段階であった方式が実用化されたことで、ますます高密度記録化の促進(ギガバイト単価の低減)が実現された。これにより、特にニアライン向けのHDDの需要がさらに伸びていくことが期待される。

#### (2) 技術動向

HAMR方式が実用化されたとは言え、技術的に問題がないとは言えない。本方式では、上記の通り、レーザをディスク上の磁性薄膜に照射して局所加熱するが、このとき、磁性薄膜の上に成膜されているDLC(Diamond-Like Carbon)保護膜、そしてディスク最表面の潤滑膜、の構造が変化することが予想されており、製品の信頼性に影響を及ぼすことが懸念される。したがって、DLC保護膜や潤滑膜の、加熱を行いながらの摩擦試験による性能評価や、耐熱性の高いDLC保護膜や潤滑膜の開発が進められている。

研究レベルで情報記録のデモンストレーションが行われている方式として、強誘電薄膜が成膜された記録媒体を用い、先端鋭な導電性プローブ電極からの電圧印加により、記録媒体の電気分極方向を上もしくは下に向けることでデジタル情報を記録する「強誘電体プローブデータストレージ」の研究も進んでおり<sup>46)47)</sup>、現行のHDDを超える数Tbit/inch<sup>2</sup>オーダの密度でのデモンストレーション記録

に成功している。本方式の再生方法は、記録媒体の非線形誘電率を検出することで行われるが、これまで、その非線形誘電率が非常に小さく、情報再生速度がトンネル磁気抵抗効果を用いた現行HDDの再生ヘッドに対して桁で遅かったものの、これを解決する新技術として、情報の読取り速度の向上と保持特性の維持を両立できる熱アシスト高速再生(HAFer: Heat Assisted Ferroelectric Reading)法が新たに提案された<sup>48)</sup>。これにより、本方式は次世代方式としてさらに注目を集めることになった。

提案されていた記録方式が着実に進展して実用化され、まったく別の記録方式においてもデモンストレーション記録や問題解決手法の新規提案などが行われていることを考えると、今後もブレイクスルーを生み出す新しい方式が提案され、HDDがますます発展していくことが期待される。

(吉村)

### 3.2 磁気テープ

磁気テープは、大容量、低コスト、長期保存性に優れるといった特長に加えて、ネットワークから隔離したエアギャップの状態でのデータ保管が可能なることからランサムウェアなどのサイバー攻撃によるデータ破損・消失のリスクも低い。そのため、生成されてから時間が経過しアクセス頻度が低くなったコールドデータを安全安価に長期保管する、いわゆるアーカイブ用途として大規模なデータセンターを中心に利用が進んでいる。また、保管時に電力を必要としないことから、一定規模のデータを長期間保存するような用途においては、装置の導入費用や、運用、管理費用も含めた総コストTCO (Total Cost of Ownership) の観点で優れている。LTO第9世代のテープに20ペタバイト(PB, 1PB = 1,000 TB)のデータを10年間保管した場合にかかるTCOは、HDDよりも60%、クラウドサービスよりも83%程度それぞれ低くなるという分析<sup>49)</sup>があり、長期的なデータ保管におけるもっとも経済的な選択肢となっている。また、データ保管にテープを使用することでHDDのみを使用する場合と比較して発生するCO<sub>2</sub>換算での排出量(CO<sub>2</sub>e)を最大で97%削減可能との見積もり結果があり<sup>49)50)</sup>、環境負荷低減の可能性の観点でも注目されている。

#### (1) 製品動向

近年の磁気テープは、市場セグメント的にLTOと呼ばれるミッドレンジのオープン規格と、各社独自の規格であり大容量・高信頼性を訴求しているハイエンド向けエンタープライズとに分類される。いずれも最近の製品では32チャンネルでの同時記録再生を可能としており、これによりランダムアクセスを伴わないシーケンシャルなデータの記録再生においては、一般的なニアラインのHDD製品を上回る高い転送速度を実現している。

現在上市されている最大容量の製品は2023年にIBMから発売されたエンタープライズ製品であるTS1170<sup>51)</sup>であり、1カートリッジあたり50TBの容量と、400MB/sの転送速度(いずれも非圧縮)を実現している。最も普及してい

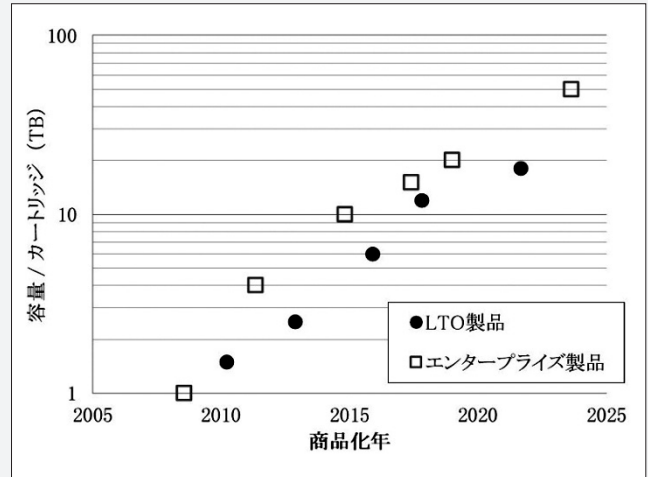


図1 磁気テープ製品の容量トレンド

るLTOフォーマットでは、2021年9月に1巻あたり18TBの容量と、400MB/sの転送速度を有する第9世代のLTO-9が製品化されており、世代を追うごとに着実な大容量化が進んでいる。図1に直近20年間の磁気テープ製品の容量トレンドを示す。

テープドライブやカートリッジを格納するテープライブラリーについても、テープの主要なユーザである大規模データセンター事業者のニーズに対応したIBM Diamondback<sup>52)</sup>が2023年4月に発売された。複数フレームを連結して使用することを前提としたTS4500など従来のテープライブラリー製品に対し、Open Compute Project (OCP) 寸法規格に準拠した19インチのフレーム毎に独立した構成とすることで、データセンター内における設置や保守作業の自由度を向上させている。また、単位設置面積あたりのデータ容量を高めるため、フレーム内にLTO-9ドライブ最大14台、テープ最大1,584巻(最大容量27.8PB)の搭載を可能としている。

#### (2) 技術動向

磁気テープは、低コスト、大量生産を実現するために塗布型方式が採用されており、記録密度の向上やテープ長の伸長により世代毎に容量を向上させている。前述のTS1170に対応した磁気テープカートリッジ<sup>53)</sup>では、六方晶フェライト磁性体の微粒子化・高分散化、均一かつ平滑な磁性層塗布技術の確立、高強度な薄手ベースフィルムの採用によって50TBの大容量を実現している。技術デモレベルでは、1カートリッジあたり580TBに相当する317Gbit/inch<sup>2</sup>の記録密度も実証されており<sup>54)</sup>、今後の更なる大容量化が期待される。

(武者)

## 4. 光記録

### 4.1 光ディスク

現行の光ディスクはCD (Compact Disc) からDVD (Digital Versatile Disc), Blu-ray Discまで記録容量と転送速度を向上しながら進化を遂げ、音楽や映像の収録媒体と

してだけでなく、一般的なデータの保管用途としても一定の普及をみた。一方、最近ではフラッシュメモリーをベースとした記録媒体、あるいはクラウドストレージなどに押される形で市場が減少傾向にあるが、国外では幾つかの新しい光記録方式が提案されている。

2022年に設立されたCerabyte社は、9 cm角のガラス基板上に10 nmセラミック層をスパッタリングで形成した記録媒体に対し、デジタルマイクロミラーデバイス(DMD)で空間変調したフェムト秒レーザを照射することで情報記録する方式を開発している<sup>55)</sup>。再生時には、記録した二次元パターンを顕微鏡光学系とイメージセンサにより撮影し、画像処理等の信号処理によりデータを復号する。X-Yステージを移動させることで光学系を位置決めし、媒体全領域へアクセスする。

また、媒体である石英ガラス中に高出力超短パルスレーザでナノグレーティングを形成する5次元光メモリー(Five-dimensional Optical Data Storage)に関する報告も継続的になされている<sup>56)</sup>。データを担持したナノグレーティングドットを形成する際、石英ガラス内の位置(3軸)と複屈折(偏光方向と位相差の2軸)のパラメータを制御することで5次元としており、材料の経年劣化を極めて抑えられるため超長寿命の媒体として期待できる。(木下)

#### 4.2 ホログラフィックストレージ

近年、情報技術の進展やAIの普及に伴い、大量のデータが日々生成されている。この結果、データセンタでは膨大なデータを効率的に保存・管理する手法の確立が急務となっている。蓄積データはアクセス頻度に応じて「ホットデータ」、「ウォームデータ」、「コールドデータ」の三種類に分類される。データセンタに蓄積される大部分のデータは「コールドデータ」に該当する。急増するデータ量に対応するため、この「コールドデータ」を長期間保存し、かつコスト効率の高いデバイスに移行することが重要であり、アーカイバルストレージデバイスへの需要は今後さらに拡大すると予測される。

こうした背景から、長寿命、高記録密度、低消費電力を特徴とする次世代アーカイバルストレージとして、ホログラフィックデータストレージ(HDS: Holographic Data Storage)の研究開発が注目されている。HDSは、三次元記録による高密度記録と二次元データの一括再生による高速転送性という非常に優れた特性を有し、長年にわたり積極的な研究が行われてきた。しかし、2010年代後半には多くの国内外メーカーがその開発から撤退し、実用化には至っていない。一方で、大学などの研究機関では引き続き実用化に向けた精力的な研究が行われている<sup>57) 58)</sup>。

HDSの基本原理は、空間光変調器(SLM: Spatial Light Modulator)を使用して変調された信号光を参照光とともに感光媒体に照射し、干渉分布に応じた屈折率分布を記録するというものである。再生時には、記録時と同じ参照光をこの屈折率分布に照射することによって、信号光と同じ波

面を持つ光波を再生することができる。忠実に波面を再現できることから、これにより、強度変調光にとどまらず、振幅や位相を変調した信号光の記録再生が可能となる<sup>59)</sup>。また、振幅、位相、偏光を組み合わせて変調することで、さらなる記録容量の増加およびデータ転送速度の向上が期待されている<sup>60)</sup>。

カメラデバイスでは再生信号の位相分布を直接検出することができないため、さまざまな光干渉計が提案されてきた。具体的には、ダイバーシティ干渉計、並列位相シフト法、チェスボード状の位相フィルタを用いた干渉計などが挙げられる。しかし、これらの方法は高精度な位相検出を可能とするが、光学系が大型化・複雑化するという課題を抱えていた。

そのため、よりシンプルな光学系で再生信号の位相分布を検出する新たな方法が検討されている。文献<sup>61)</sup>では、再生信号光のみを用いて位相分布を検出する方法が提案されている。同手法では、再生信号光をレンズと空間フィルタで構成されたローパスフィルタに通過させ、隣接するピクセル間でインタピクセルクロストークを発生させ、周囲のピクセルの位相状態に依存した強度分布を観測する。同強度分布に対して深層学習を適用することによって信号光の位相を算出している。従来のような大型の干渉光学系を用いることなく簡素な光学系で位相検出を実現できることを示している。同様に、文献<sup>62)</sup>は、再生信号光の結像位置からわずかにずれた位置にカメラを配置することで、自己回折によるインタピクセルクロストークが生じた信号光の強度分布を観測し、これを基に信号光の位相分布を算出している。

文献<sup>63)</sup>では、HDSの実用化に向けた技術的進展が報告されている。振幅、位相、偏光を利用したエンコードおよびデコード技術の実装や、サーボシステムの実装、深層学習による高速検出が実現されている。同技術により、データ転送速度3 Gbps、平均ビット誤り率1%未満を達成したと報告されている。またPQ/PMMAを記録媒体として80℃・85%RH下で行った耐久性試験では、常温保存で70年の寿命を実現できることを示している。

文献<sup>64) 65)</sup>では、HDSを単なるストレージデバイスとしての利用にとどまらず、光学的ニューラルネットワークへ応用する新たなアプローチが提案されている。同技術は、自己参照型ホログラフィックストレージ(SR-HDS: Self-referential HDS)をベースとしている。SR-HDSでは、記録する信号パターン(SP)と追加パターン(AP)を加算した位相分布を与えた書き込み光を照射してホログラムを記録する。読み出し時に、APの位相分布を持つ読み出し光を照射し、信号光を再生する。コリニア型HDSのような記録光と読み出し光が同軸状に伝搬する簡素な光学系で、ホログラムの記録再生を行う。自己参照型ホログラフィックディープニューラルネットワーク(SR-HDNN: Self-referential Holographic Deep Neural Network)では、SR-HDSの光学

系に電子的フィードバックシステムを追加することで、光学的ニューラルネットワークを実現している。入力パターンと学習パターンを加算した位相分布をホログラムに照射したときの回折光の強度分布をカメラで観測し、これを次の層の入力パターンとしてフィードバックする。正規化や非線形活性化処理は計算機上でを行い、ディープラーニングの各層の処理を光学的に実行する。このアプローチは、HDSを単なる記録・再生装置にとどまらず、情報処理デバイスとしても活用できる可能性を示唆しており、ストレージを超えた新たな機能デバイスとしての展開が期待される。

この節の最初の方で、HDSに関して企業の活動が低迷していると記述したが、近年国内ではベンチャー企業「株式会社HoloStorage」<sup>66)</sup>が設立され、産業界でも実用化に向けた新たな動きが見られる。AI技術の注目とともに、大規模データセンタの計画が進む中、HDSへの関心が再び高まりつつあるように思われる。こうした動向を受け、HDSの実用化が進展することが期待される。 (本間)

## 5. むすび

急速なAI技術の進展やそのサービス展開、IoT機器の普及、クラウドコンピューティングや映像情報の拡がりなどにより、世界で生成されるデータ量はますます増加していくものと予想される。このような背景のなか、各種ストレージデバイスは、さらなる高速化と大容量化が要求されるだけでなく、低コスト化や環境にも優しい技術への取り組みも必要とされており、今後も、各種ストレージ技術の研究開発における大きな進展が期待されている。 (木下)

(2025年1月31日受付)

## 〔文 献〕

- 1) R.D. Caballar: "What Are AI Agents?", <https://spectrum.ieee.org/ai-agents>
- 2) I. Akeno, et al: "Edge AI Online Training Architecture Using Multi-Phase-Quantization Optimizer", 2024 International Joint Conference on Neural Networks (IJCNN), pp.1-8 (2024)
- 3) 総務省: "令和6年版情報通信白書", 第II部第8節 (July 2024), [https://www.soumu.go.jp/johotsusintokei/whitepaper/ja/r06/html/n\\_d218100.html](https://www.soumu.go.jp/johotsusintokei/whitepaper/ja/r06/html/n_d218100.html)
- 4) 若林: "先端ロジック集積回路向けデバイスの最新技術動向～FinFET, BS-PDN, GAA-NS-FET, CFET, 2D-CFET～", 信学技報, 123, 143, SDM2023-46, pp.50-55 (2023)
- 5) S.K. Moore: "Intel, Samsung and TSMC Demo 3D-Stacked Transistors", <https://spectrum.ieee.org/cfet-intel-samsung-tsmc>
- 6) Micron Technology: "Micron continues memory industry leadership with HBM3E 12-high 36GB", <https://www.micron.com/about/blog/applications/ai/micron-continues-memory-industry-leadership-with-hbm3e-12-high-36gb>
- 7) SK hynix: "SK hynix Begins Volume Production of the World's First 12-Layer HBM3E", <https://news.skhynix.com/sk-hynix-begins-volume-production-of-the-world-first-12-layer-hbm3e/>
- 8) Samsung Electronics: "Samsung Develops Industry-First 36GB HBM3E 12H DRAM", <https://news.samsung.com/global/samsung-develops-industry-first-36gb-hbm3e-12h-dram>
- 9) K.S. Choi, et al: "A Three Dimensional DRAM (3D DRAM) Technology for the Next Decades", 2024 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits), pp.1-2 (2024)
- 10) S. Fujii, et al: "Oxide-semiconductor Channel Transistor DRAM (OCTRAM) with 4F<sup>2</sup> Architecture", 2024 IEEE Int. Electron Devices Meet. (IEDM2024), 6-1 (2024)
- 11) キオクシア, Western Digital: "キオクシアとウェスタンデジタル、最新の3次元フラッシュメモリーを発表", <https://www.kioxia.com/ja-jp/business/news/2023/20230330-1.html>
- 12) Micron Technology: "マイクロン、第9世代NANDフラッシュ技術での量産開始を発表", <https://investors.micron.com/news-releases/news-release-details/maikuron-di9shidai>
- 13) Samsung Electronics: "Samsung Begins Industry's First Mass Production of QLC 9th-Gen V-NAND for AI Era", <https://news.samsung.com/global/samsung-begins-industrys-first-mass-production-of-qlc-9th-gen-v-nand-for-ai-era>
- 14) SK hynix: "SK hynix Starts Mass Production of World's First 321-High NAND", <https://news.skhynix.com/sk-hynix-starts-mass-production-of-world-first-321-high-nand/>
- 15) K. Hasegawa, et al: "Low Power and Thermal Throttling-less SSD with In-Package Boost Converter for 1000-WL Layer 3D Flash Memory", 2023 IEEE Int. Memory Workshop (IMW), pp.1-4 (2023)
- 16) R. Katsumata: "Flash memory revolution: journey from 2D to 3D, migrating to modular memory fabrication", 2024 IEEE Int. Memory Workshop (IMW), pp.1-4 (2024)
- 17) N. Shibata, et al: "7-Bit/2Cell (X3.5), 9-Bit/2Cell (X4.5) NAND Flash Memory: Half Bit technology", 2023 IEEE Int. Memory Workshop (IMW), pp.1-4 (2023)
- 18) J.-G. Lee, et al: "Analog Computation in Ultra-High Density 3D FeNAND for TB-Level Hyperscale AI Models", 2024 IEEE Int. Electron Devices Meet. (IEDM2024), 38-1 (2024)
- 19) 日経エレクトロニクス: "NANDの経験を新型メモリーに生かす、一辺倒から脱却しAI市場を攻略", pp.62-64 (Jan. 2025)
- 20) J. Okuno, et al: "A highly reliable 1.8 V 1Mb Hf0.5Zr0.5O2-based 1T1C FeRAM Array with 3-D Capacitors", 2023 Int. Electron Devices Meet. (IEDM), pp.1-4 (2023)
- 21) D.C. Worledge and G. Hu: "Spin-transfer torque magnetoresistive random access memory technology status and future directions", Nature Reviews Electrical Engineering, 1, pp.730-747 (2024), DOI: 10.1038/s44287-024-00111-z
- 22) Everspin Technologies: <https://www.everspin.com/file/157238/download>
- 23) Samsung Electronics: <https://semiconductor.samsung.com/news-events/news/samsung-electronics-starts-commercial-shipment-of-emram-product-based-on-28nm-fd-soi-process/>
- 24) NXP: <https://www.nxp.jp/company/about-nxp/newsroom/NW-NXP-AND-TSMC-DELIVER-FIRST16NM-FINFET-MRAM>
- 25) H.H. Aikawa, et al: "Reliable memory operation with low read disturb rate in the world smallest 1Selector-1MTJ cell for 64Gb cross-point MRAM", 70th Annual IEEE Int. Electron Devices Meet. (IEDM2024), pp.10.3.1-10.3.4 (2024)
- 26) R. Takashima, et al: "Microscopic Modeling of MgO Barrier Degradation Due to Interface Oxygen Frenkel Defects in Scaled MTJ Toward High-Density STT-MRAM", 2024 IEEE Int. Reliability Physics Symposium (IRPS2024), pp.10.EM-1-10.EM-5 (2024), DOI: 10.1109/IRPS48228.2024.10529458
- 27) T. Ogawa, et al: "22nm 10.8Mb Embedded STT-MRAM Macro Achieving over 200MHz Random-Read Access and a 10.4MB/s Write Throughput with an In-Field Programmable 0.3Mb MTJ-OTP for High-End MCUs", 2024 IEEE Int. Solid-State Circuits Conference (ISSCC2024), pp.290-292 (2024), DOI: 10.1109/ISSCC49657.2024.10454409
- 28) J. Igarashi, et al: "Single-nanometer CoFeB/MgO magnetic tunnel junctions with high-retention and high-speed capabilities", npj Spintronics, 2, 1 (2024), DOI: 10.1038/s44306-023-00003-2
- 29) N.H. D. Khang, et al: "Nanosecond ultralow power spin orbit torque magnetization switching driven by BiSb topological insulator", Appl. Phys. Lett., 120, p152401 (2022), DOI: 10.1063/5.0084927
- 30) Y. Hibino, et al: "Highly Energy Efficient Spin Orbit Torque Magnetoresistive Memory with Amorphous W-Ta-B Alloys", Advanced Electron. Materials, 2024, 10, 2300581 (2023), DOI: 10.1002/aelm.202300581

- 31) M. Natsui, et al: "Dual-Port Field-Free SOT-MRAM Achieving 90-MHz Read and 60-MHz Write Operations under 55-nm CMOS Technology and 1.2-V Supply Voltage", 2020 IEEE Symposium on VLSI Circuits (2020), DOI: 10.1109/VLSICircuits18222.2020.9162774
- 32) M.Y. Song, et al: "High RA Dual-MTJ SOT-MRAM devices for High Speed (10ns) Compute-in-Memory Applications", 2023 IEEE Int. Electron Devices Meet. (IEDM2023) (2023), DOI: 10.1109/IEDM45741.2023.10413832
- 33) M. Gupta, et al: "Ultimate MRAM Scaling Design Exploration of High-Density, High-Performance and Energy-Efficient VGsOT for Last Level Cache", 2023 IEEE Int. Electron Devices Meet. (IEDM2023) (2023), DOI: 10.1109/IEDM45741.2023.10413886
- 34) Y. Shiota, et al: "Evaluation of write error rate for voltage-driven dynamic magnetization switching in magnetic tunnel junctions with perpendicular magnetization", Appl. Phys. Express, **9**, 1, 013001 (2016), DOI 10.7567/APEX.9.013001
- 35) H. Suhail, et al: "The First CMOS-Integrated Voltage-Controlled MRAM with 0.7ns Switching Time", 2023 IEEE Int. Electron Devices Meet. (IEDM2023) (2023), DOI: 10.1109/IEDM45741.2023.10413670
- 36) 電波新聞: "AI普及拡大によるHDD市場の今後の見通し", <https://dempa-digital.com/article/617884>
- 37) マネクリ: "データセンター向けで見直されるHDD", <https://media.monex.co.jp/articles/-/25721>
- 38) 日本経済新聞: "TDK, 磁気センサの生産体制強化について発表", [https://www.nikkei.com/article/DGXZRSP654133\\_X20C23A4000000/](https://www.nikkei.com/article/DGXZRSP654133_X20C23A4000000/)
- 39) 日本経済新聞: "HOYA, 純利益11%増4~9月HDD用ガラス基板好調", <https://www.nikkei.com/article/DGKKZO82502470R00C24A8DTB000/>
- 40) 日本経済新聞: "ニッパツ, データセンター向けHDD用サスペンションの生産能力増強について発表", [https://www.nikkei.com/article/DGXZRSP641521\\_V01C22A0000000/](https://www.nikkei.com/article/DGXZRSP641521_V01C22A0000000/)
- 41) NEWSWITCH: "HDDモータ回復…ニデックの4~12月期, 営業益が過去最高", <https://newswitch.jp/p/44446>
- 42) PC Watch: "データ急増のAI時代に超大容量HDD技術で応えるSeagate", <https://pc.watch.impress.co.jp/docs/news/1563777.html>
- 43) ITmedia: "WD, データセンター向けのHDD「WD Gold」24TBモデルを発売", <https://www.itmedia.co.jp/pcuser/articles/2402/09/news146.html>
- 44) ITmedia: "ウエスタンデジタル, ePMR技術を採用したエンタープライズ向け32TB HDDを出荷開始", <https://www.itmedia.co.jp/pcuser/articles/2410/17/news156.html>
- 45) 東芝: "30TB超の大容量ニアラインHDDの実証に成功~二つの次世代大容量記録技術であるHAMRとMAMRの両技術ともに実現~", <https://toshiba.semicon-storage.com/jp/company/news/news-topics/2024/05/storage-20240514-1.html>
- 46) Y. Cho, et al: "Terabit inch-2 ferroelectric data storage using scanning nonlinear dielectric microscopy nanodomain engineering system", Nanotechnology, **14**, 6, p.637 (2003), DOI 10.1088/0957-4484/14/6/314
- 47) Y. Cho and S. Hong: "Materials for Advanced Semiconductor Memories", MRS Bulletin, **43**, 5, pp.365-370 (2018), DOI: <https://doi.org/10.1557/mrs.2018.98>
- 48) 長康夫: "SNDM強誘電体プローブメモリーにおける超高速再生法の提案", 2023年第70回応用物理学会春季学術講演会, 15p-A404-15 (2023)
- 49) INSIC: "INSIC Global Trends, Applications and Use Cases for Tape Adoption", <https://www.lto.org/wp-content/uploads/2024/07/Global-Trends-Applications-and-Use-Cases-for-Tape-Adoption-INSIC-2024.pdf>, accessed Jan. 29. 2025
- 50) Brad Johns Consulting, LLC: "Improving Information Technology Sustainability with Modern Tape Storage -2022 Update", <https://asset.fujifilm.com/www/us/files/2024-09/638e2ed2c906070390174526c22360c7/BJC-Sustainability-White-Paper-2022-Update-7-28-22-LR.pdf>, accessed Jan. 29. 2025
- 51) IBM: "IBM TS1170 Tape Drive", <https://www.ibm.com/downloads/documents/us-en/107a02e95cc8f7f4>, accessed Jan. 29. 2025
- 52) IBM: "IBM Diamondback Tape Library", <https://www.ibm.com/downloads/documents/us-en/107a02e95b48f65f>, accessed Jan. 29. 2025
- 53) 富士フイルム: "富士フイルムとIBM世界最大の記録容量50TB(非圧縮時)を実現したテープ・ストレージ・システムを開発", [www.fujifilm.com/jp/ja/news/list/9848](https://www.fujifilm.com/jp/ja/news/list/9848), accessed Jan. 29. 2025
- 54) S. Furrer, et al: "317Gb/in<sup>2</sup> Recording Areal Density on Strontium Ferrite Tape", IEEE Trans. Magn., **57**, 7, Art.No.3101311 (2021)
- 55) Cerabyte white paper, <https://www.cerabyte.com/wp-content/uploads/2024/08/Cerabyte-white-paper.pdf>
- 56) Y. Lei, et al: "Efficient ultrafast laser writing with elliptical polarization", Light: Sci. Appl., **12**, 74 (2023)
- 57) S. Hirayama, et al: "Pi-shaped pixel pattern for shift multiplexing surface holograms in holographic data storage", Opt. Express, **32**, 24, pp.42184-42203 (2024)
- 58) Y. Lin, et al: "Anti-noise performance analysis in amplitude-modulated collinear holographic data storage using deep learning", Opt. Express, **32**, 17, pp.29666-29677 (2024)
- 59) J. Igarashi, et al: "Batch recording of multiple SQAM signal and self-reference detection technique", Opt. Rev., **30**, pp.493-507 (2023)
- 60) X. Xu, et al: "Holographic multiplexing recording with an orthogonal polarized array", Opt. Express, **32**, 21, pp.36405-36419 (2024)
- 61) R. Chen, et al: "Image segmentation of phase-modulated holographic data storage based on deep learning", Opt. Express, **32**, 20/23, pp.35002-35014 (2024)
- 62) R. Fan, et al: "Phase retrieval based on deep learning with bandpass filtering in holographic data storage", Opt. Express, **32**, 3/29, pp.4498-4510 (2024)
- 63) X. Lin, et al: "The Practice of Holographic Data Storage", ISOM'24 Tech. Dig., We-C-02 (Oct. 20-23, 2024)
- 64) Y. Eto, et al: "Self-Referential Holographic Data Storage with Integrated Denoising Function by Deep Learning", ISOM'24 Tech. Dig., Mo-D-01 (Oct. 20-23, 2024)
- 65) R. Tomioka and M. Takabayashi: "Numerical simulations on optoelectronic deep neural network hardware based on self-referential holography", Opt. Rev., **30**, pp.387-396 (2023)
- 66) S. Yoshida, et al: "High-speed recording of holograms by synchronous movement of media and spherical reference wave", ISOM'24 Tech. Dig., We-C-03 (Oct. 20-23, 2024)



**木下 延博** 1997年, 同志社大学大学院工学研究科博士前期課程修了。同年, NHK入局。大阪放送局を経て, 2000年より, 放送技術研究所, 光ストレージ, 磁性細線メモリー, コンピュータショナルフォトグラフィー等の研究に従事。博士(工学)。正会員。



**加藤 大典** 2003年, 関西大学大学院工学研究科博士前期課程修了。同年, NHK入局。放送技術研究所に勤務。プラズマディスプレイ, 空間光変調器, 磁性細線メモリーの研究に従事。正会員。



**吉村 哲** 2002年, 東北大学大学院工学研究科博士後期課程修了。同年, 日本学術振興会特別研究員。名古屋大学助手, 九州大学助教, 秋田大学准教授を経て, 現在, 同大学教授。機能性磁性薄膜材料, 薄膜作製プロセス, 磁気デバイスの研究に従事。博士(工学)。正会員。



**武者 敦史** 2007年, 東京大学大学院総合文化研究科博士前期課程修了。同年, 富士フイルム(株)入社。アドバンストファンクショナルマテリアルズ開発センターに勤務。磁気テープ製品の開発に従事。博士(工学)。正会員。



**本間 聡** 2003年, 北海道大学大学院工学研究科博士後期課程修了。同年, 山梨大学助手。助教を経て, 現在, 同大学准教授。ホログラフィックストレージ, デジタルホログラフィ等, ホログラフィ応用技術の研究に従事。博士(工学)。正会員。